

CERTIFIED COPY OF
PRIORITY DOCUMENT

JC997 U.S. PTO

09/898040



대한민국 특허청
KOREAN INDUSTRIAL
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Industrial
Property Office.

출원번호 : 특허출원 2000년 제 66532 호
Application Number

출원년월일 : 2000년 11월 09일
Date of Application

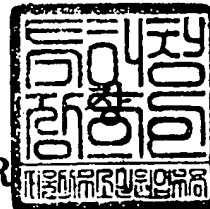
출원인 : 엘지전자 주식회사
Applicant(s)



2001 01 15
년 월 일

특 허 청

COMMISSIONER



【서류명】	특허출원서		
【권리구분】	특허		
【수신처】	특허청장		
【참조번호】	0008		
【제출일자】	2000.11.09		
【국제특허분류】	H04B		
【발명의 명칭】	차세대 이동통신 시스템에서의 데이터 레이트 매칭 방법		
【발명의 영문명칭】	Data Rate Matching Method in 3GPP2		
【출원인】			
【명칭】	엘지전자 주식회사		
【출원인코드】	1-1998-000275-8		
【대리인】			
【성명】	김용인		
【대리인코드】	9-1998-000022-1		
【포괄위임등록번호】	2000-005155-0		
【대리인】			
【성명】	심창섭		
【대리인코드】	9-1998-000279-9		
【포괄위임등록번호】	2000-005154-2		
【발명자】			
【성명의 국문표기】	윤영우		
【성명의 영문표기】	YUN, Young Woo		
【주민등록번호】	700122-1041915		
【우편번호】	156-090		
【주소】	서울특별시 동작구 사당동 극동아파트 111동 1014호		
【국적】	KR		
【취지】	특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대 리인 인 (인) 대리인 심창섭 (인) 김용		
【수수료】			
【기본출원료】	20	면	29,000 원
【가산출원료】	17	면	17,000 원

【우선권주장료】	0	건	0	원
【심사청구료】	0	항	0	원
【합계】	46,000	원		
【첨부서류】	1. 요약서·명세서(도면)_1통			

【요약서】

【요약】

본 발명은 차세대 이동통신에 관한 것으로, 특히 임의의 데이터 레이트를 갖는 정보 비트열에 대하여 가변 또는 다변 데이터 레이트 모드에 있어서 보다 높은 코딩 이득을 지원할 수 있도록 전송 체인을 형성할 경우에, 이 전송 체인이 정규 데이터 레이트의 평치링 패턴과 호환될 수 있도록 하는 차세대 이동통신 시스템에서의 데이터 레이트 매칭 방법에 관한 것이다. 이와 같은 차세대 이동통신 시스템에서의 데이터 레이트 매칭 방법은 소정의 데이터 레이트를 갖는 정보 비트열이 물리 계층에 매핑되도록 인터리빙하는 과정에서, 상기 정보 비트열의 길이와 상기 인터리빙 사이즈의 관계에 따라 서로 다른 코드 레이트로 채널 부호화하는 단계와, 상기 채널 부호화된 비트열을 코드 심볼 단위로 생성하여, 이 코드 심볼 단위들 중 연속하여 출력하는 임의 개수의 코드 심볼 단위들에서 균일 평치링을 수행거나, 상기 채널 부호화된 비트열을 심볼 반복하여 상기 채널 부호화된 비트열의 길이를 상기 인터리빙 사이즈에 정합시키는 단계를 포함하여 이루어진다. 따라서, 본 발명은 심볼 반복에 의한 시간 다이버시티 이득 이외에도 실제적인 코딩률의 감소로 인한 코딩 이득을 얻을 수 있으며, 이로 인하여 요구되는 전송 전력을 낮출 수 있다.

【대표도】

도 2

【색인어】

가변 데이터 레이트, 다변 데이터 레이트, 단위 심볼 그룹, 복합 심볼 그룹

【명세서】**【발명의 명칭】**

차세대 이동통신 시스템에서의 데이터 레이트 매칭 방법{Data Rate Matching Method in 3GPP2}

【도면의 간단한 설명】

도 1은 종래 기술에 따른 가변 데이터 레이트와 다변 데이터 레이트를 지원하기 위한 순방향 링크에서의 무선 구조(RC)를 나타낸 도면

도 2는 본 발명에 따른 터보 코드에 따른 가변 데이터 레이트나 다변 데이터 레이트의 전송 체인을 나타낸 도면

도 3은 본 발명에 따른 터보 코드에 따른 가변 데이터 레이트나 다변 데이터 레이트의 전송 체인에 따른 평처링 과정의 일 예를 나타낸 도면

도 4는 본 발명에 따른 터보 코드에 따른 가변 데이터 레이트나 다변 데이터 레이트의 전송 체인에 따른 평처링 과정의 다른 예를 나타낸 도면

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

- 본 발명은 차세대 이동통신에 관한 것으로, 특히 임의의 데이터 레이트를 갖는 정보 비트열에 대하여 가변 또는 다변 데이터 레이트 모드에 있어서 보다 높은 코딩 이득을 지원할수 있도록 전송 체인을 형성할 경우에, 이 전송 체인이 정규 데이터 레이트의 평처링 패턴과 호환될 수 있도록 하는 차세대 이동통신 시스템에서의 데이터 레이트 매

칭 방법에 관한 것이다.

<6> 일반적으로 차세대 이동통신(The 3th Generation Partnership Part 2;이하 3GPP2라...
약칭함)의 데이터 전송 모드에는 정규 데이터 레이트 모드 이외에도 가변 데이터 레이트
모드와 다변 데이터 레이트 모드라고 하는 두 가지 전송 모드가 존재한다.

<7> 정규 데이터 레이트 모드는 무선 구조(Radio Configuration;이하 RC라고 약칭함)이
라고 불리는 고정된 체인 상에서 동작하는 전송 모드를 의미한다.

<8> RC라는 것은 정보 데이터의 길이와, 채널 인터리버의 길이, 그리고 채널 부호의 코
드율에 따른 채널 부호기의 출력열의 길이를 맞추어 정형화시켜 놓은 일종의 전송 체인
으로 생각할 수 있다. 이때, 채널 인터리버의 길이와 채널 부호기의 코딩율, 그리고 채
널의 Walsh 부호의 길이 사이에는 어떤 정형화된 규칙이 존재한다.

<9> 즉, 사용하는 칩 레이트가 정해지게 되면, 채널 인터리버의 길이에 따라 하나의 변
조 심볼에 들어가게 되는 칩의 개수가 정해지게 되고, 이것을 스프레딩 팩터라고 정의할
수 있는데, 이 스프레딩 팩터에 따라 서로 다른 채널들을 코드 멀티플렉싱시킬 수 있는
Walsh 부호의 길이가 정해지게 된다.

<10> 이때, 사용 가능한 Walsh 부호의 개수는 Walsh 부호의 길이와 비례하는 관계가 된다.
따라서 Walsh 부호에 따라서 멀티플렉싱 체인에서 수용할 수 있는 채널의 개수가 변하게
된다.

<11> 만일 같은 길이를 가지는 입력 정보 비트들에 대하여 채널 부호화 과정을 거친 후
의 길이를 생각해 보자. 이때 채널에서 발생할 수 있는 오류를 정정하기 위한 오류정정
코드의 능력은 채널 부호기의 코딩율이 낮을수록 강해지는 특성을 가진다.

<12> 즉, 채널 부호기의 코딩율이 낮을수록 우수한 오류정정 능력이 가능해지며, 이에 따라 보다 낮은 전송전력을 사용할 수 있게 된다. 그러나 낮은 코딩율의 채널 부호기를 사용하게 되면, 채널 부호기의 출력열의 길이가 길어지게 되고, 이에 따라 채널 인터리버의 길이가 증가하게 된다.

<13> 그리고 이는 결과적으로 변조 심볼 레이트의 증가를 의미하며, 이에 따라 어느 고정된 칩 레이트에서 하나의 변조 심볼에 들어가게 되는 칩의 개수가 줄어드는 역할을 하게 된다.

<14> 따라서 유용한 왈쉬 부호의 개수가 줄어드는 결과를 낳게 된다.

<15> 반대로 동일한 길이를 가지는 채널 부호기의 입력열에 대하여 높은 코딩율의 채널 부호화 기법을 사용하게 되면, 오류정정 능력은 떨어지지만 채널 부호기의 출력열의 길이가 짧아지게 되며, 이에 따라 변조 심볼 레이트가 낮아지고, 작은 길이의 채널 인터리버를 사용할 수 있으며 결과적으로 유용할 수 있는 왈쉬 부호의 개수를 증가시키게 된다.

<16> 여기서 설명한 바와 같이 채널 부호기의 코딩율과 왈쉬부호 공간 사이에는 어떤 트레이드 오프 관계가 있다는 것을 알 수 있다. RC라는 것은 이러한 트레이드 오프 관계를 고려하여, 왈쉬 부호 공간을 확보하는 것이 좋은 경우에 사용할 수 있는 전송 체인, 또는 보다 낮은 전송 전력이 필요한 경우에 사용할 수 있는 전송 체인등을 정형화시켜 놓은 것으로 생각할 수 있다.

<17> 현재 3GPP2에서는 1.2888Mcps의 칩 레이트를 사용하는 1X 시스템에 대한 몇 가지 RC와 3.6864Mcps의 칩 레이트를 사용하는 3X 시스템에 대한 몇 개의 정형화된 RC를 규정

하고 있다.

<18> 여기서 한 가지 주목할 것은 스프레딩 팩터는 2의 지수승 형태의 값을 가지게 되므로, 각 RC에 규정된 입력 데이터 레이트와 인터리버의 길이 또한 서로 2배씩 증가하는 형태로 구성되어 있다.

<19> 단말기와 기지국간에 트래픽 채널이 형성되기 전에 단말기와 기지국은 서로 교섭 과정을 통하여 사용할 RC와 각 RC상에서의 스프레딩 팩터 즉, 채널 인터리버의 길이를 정하게 되고, 그 체인에 맞추어서 통신 과정이 진행된다.

<20> 이러한 RC상에서 규정된 전송 체인이 아닌 다른 전송 체인을 사용하는 모드가 가변 데이터 레이트 모드와 다변 데이터 레이트 모드이다.

<21> 가변 데이터 레이트 모드는 각 RC상에서 지원하고 있는 표준 데이터 전송율 이외에도 임의의 데이터 전송율을 지원할 수 있도록 하는 전송 방법이다. 이 가변 데이터 레이트는 3GPP2의 물리 계층상에서 3GPP의 음성 코덱중의 하나인 적응 멀티 레이트(Adaptive Multi-Rate; 이하 AMR이라 약칭함) 코덱을 지원하기 위하여 도입되었다.

<22> 즉, AMR의 경우 20ms 동안의 프레임 구간동안 현재 3GPP2의 각각의 RC에서 지원하고 있는 표준 전송율과 맞지 않는 데이터 비트들이 내려올 수 있게 된다.

<23> 다음으로 다변 데이터 레이트 모드라고 하는 것이 존재한다. 이 모드의 목적은 다음과 같다.

<24> 3GPP2 시스템에서 기지국은 순방향 보조 채널로의 전송을 스케줄링하게 된다. 이때 메시지를 통하여 기지국은 단말기에게 일정 시간동안 고정된 데이터 전송율을 할당하게 된다.

<25> 그러나, 그 특정한 시간동안 기지국과 특정 단말기 사이의 채널 상황이 변할 수도 있으며, 또한 기지국의 시스템 로드가 변할 수도 있다.

<26> 예를 들어, 단말기가 기지국으로부터 멀어지게 됨에 따라 채널의 상황이 변화하게 되고 더욱이 채널 환경이 악화되어 기지국이 특정 단말기에 현재의 데이터 전송율로 전송하기 위한 충분한 전송 전력을 가지지 못하는 경우가 발생할 수 있다.

<27> 이러한 문제점을 해결하기 위해서 기지국은 이 시간동안 보조 채널로의 전송을 중단시킬 수도 있다. 하지만 이러한 해결책은 데이터 전송에 있어서 지연 문제를 유발하며, 또한 유용 가능한 전송 전력과 왈쉬 코드에 대한 불필요한 낭비를 유발할 수 있게 된다.

<28> 또 하나의 해결 방안은 기지국이 임의 시간이 지난후에 전송 데이터율을 재스케줄링하는 방법을 생각할 수 있다. 하지만 이 또한 마찬가지로 시간 지연 문제와 왈쉬 코드에 대한 낭비라는 문제를 유발하게 된다.

<29> 이러한 상황은 순방향 링크에서만 발생하는 것이 아니다. 동일하게 역방향 링크에서도 단말기의 움직임에 따라서 단말기와 기지국간의 채널의 상황이 변할 수 있으며, 이에 따라 적절한 품질을 유지하기 위한 전송 전력의 부족이 발생할 수도 있다.

<30> 따라서, 이러한 상황을 해결하기 위해서 다변 데이터 레이트라는 모드를 사용하게 되었다. 이 모드에서는 상황에 따라서 전송 속도를 프레임 단위로 변화시키는 것이다. 즉, 채널 환경이 악화된 경우로 판단되면, 기지국은 보조 채널의 전송속도를 낮추게 된다. 그리고 다시 채널 환경이 회복되었다고 판단되면, 다시 이전의 전송 속도로 전송을 하는 모드라고 생각할 수 있다. 이러한 다변 데이터 레이트모드를 사용하게 되면, 기지

국은 빈번한 재스케줄링이 없이도 기지국에서 사용 가능한 전력을 사용할 수 있게 된다.

<31> 상기 가변 데이터 레이트 모드와 다변 데이터 레이트 모드를 지원하기 위하여 현재

3GPP2의 각각의 RC에서는 다음과 같은 방법을 이용하여 전송 체인을 구성한다.

<32> 앞에서 설명한 바와 같이 각각의 RC에서 사용하고 있는 채널 인터리버의 길이는 스프레딩

팩터에 따라 정해지게 된다. 이때, 스프레딩 팩터는 2의 지수승의 형태로 증가하

는 값을 가지게 되므로, 어떤 스프레딩 팩터에 대하여 정해진 인터리버의 길이와 그 보

다 한 단계 낮은 스프레딩 팩터에 대하여 정해진 인터리버의 길이는 정확하게 1:2의 관

계를 가지게 된다.

<33> 이때, 큰 스프레딩 팩터를 A라고 하고, 작은 스프레딩 팩터를 B라고 하자. 그러면,

각각의 RC에서는 스프레딩 팩터와 채널 부호기에 입력되는 정보 비트열 사이에 1:1 매핑

관계가 성립한다. 또한 스프레딩 팩터 A에 대한 채널 부호기에 입력되는 정보 비트열의

길이가 I_A 라고 하고, 스프레딩 팩터 B에 대한 채널 부호기에 입력되는 정보 비트열의 길

이를 I_B 라고 하면, $I_B=2*I_A$ 의 관계를 가지게 된다. 또한 각각 사용하게 되는 채널 인터

리버의 길이를 N_A 와 N_B 라고 하면, $N_B=2*N_A$ 의 관계를 가지게 될 것이다.

<34> 이 때, 이러한 정규화될 데이터의 길이가 아닌 ' $I_A < I < I_B$ '의 관계를 만족하는

I (S10, S11 단계에 의해 채널 비트에 CRC 비트와 테일 비트와 예비 비트가 포함된 정보

비트열의 길이)가 채널 부호기의 입력열의 길이가 되는 가변 데이터 레이트 또는 다변

데이터 레이트 모드를 고려하여 도 1에 도시된 바와 같이 현재의 RC에서 사용하고 있는

채널 부호기(터보 코드 또는 컨벌루션 코드를 이용)의 코딩율이 $1/n$ 이라고 가정하면, I

의 입력에 대하여 ' $n*I$ '의 출력을 내보내게 될 것이다.(S12)

<35> 이때, $N_A < n \cdot I < N_B$ 의 관계를 만족하게 된다. 따라서 채널 부호기의 출력열의 길이 ' $n \cdot I$ '를 인터리버 길이에 맞추기 위한 어떤 작업이 필요하게 된다.

<36> 현재 3GPP2에서 취하고 있는 방법은 채널 부호기의 출력열의 길이 $L(=n \cdot I)$ 를 $N=N_B$ 의 인터리버에 맞추는 것이다. 이에 따라서 ' $N_B - n \cdot I$ '만큼의 비트 반복이 수행되게 된다. (S13) 이를 수행하는 방법은 다음과 같은 형태의 균일 반복 과정을 수행한다.

<37> 즉, 반복 블록의 k 번째 출력 심볼은 0부터 $N-1$ 까지 증가하는 인덱스 k 에 대해 $\lfloor \frac{kL}{N} \rfloor$ 번째 입력 비트열의 코드 심볼로부터 추정 가능하다.

<38> 다음으로 다변 데이터 레이트 모드를 지원하기 위한 방법을 기술하면 다음과 같다.

<39> 다변 데이터 레이트 모드에서는 처음의 교섭 과정에서 지원 가능한 최대 데이터 레이트와 한 단계 낮은 데이터 레이트, 그리고 두 단계 낮은 데이터 레이트가 전송 데이터 레이트 집합으로 정의된다.

<40> 따라서, 현재 보조 채널에 대한 다변 데이터 레이트 모드에서는 지원 가능한 최대 전송율로부터 두 단계 밑까지의 전송율 사이에서 보조 채널의 데이터 전송율을 조정하게 된다. 이때 만일 순방향 채널을 생각하게 된다면, 단말기쪽에서는 레이트의 변동 사항을 블라인드 헤이트 검출을 통하여 판정해야 한다. 따라서 데이터 전송율이 가변할 수 있는 범위를 너무 많이 잡게 되면, 단말기의 복잡도를 증가시키는 문제점을 발생시킨다.

<41> 그리고, 최대 전송율에서 사용하고 있던 채널 인터리버의 길이와 Walsh 코드의 길이는 변화를 시켜서는 안 된다. 즉, 현재 사용하고 있는 최대의 전송율에 대하여 정해진 인터리버와 Walsh 코드를 그대로 사용하게 된다.

<42> 따라서 데이터의 전송율을 최대 전송율의 $1/2$ 로 낮추게 된다면, 채널에서 사용할

인터리버의 길이와 채널 부호기의 출력열의 길이를 맞춰주기 위해서 2배의 심볼 반복을 수행하게 된다.

<43> 마찬가지로 만일 데이터의 전송율과 최대 전송율의 1/4로 낮추게 되면, 채널에서 사용할 인터리버의 길이와, 채널 부호기의 출력열의 길이를 맞춰주기 위해서 4배의 심볼 반복을 수행하게 된다.

<44> 앞에서 든 예는 순방향 채널의 보조 채널에서 가변 데이터 레이트가 아닌 경우를 예로 든 것이다.

<45> 만일 가변 데이터 레이트에 대한 다변 데이터 레이트 모드가 보조 채널에서 지원이 될 수도 있다.

<46> 그러나 이 경우, 이미 가변 데이터 레이트와 다변 데이터 레이트 모드라는 것의 정의 자체가 모호해지게 된다. 즉, 다변 데이터 레이트 모드에서의 최대 데이터 레이트가 현재의 RC상에 정해져 있는 정규 레이트이고, 한 단계 낮은 데이터 레이트도 현재의 RC상에 정해져 있는 데이터 레이트라고 할지라도, 실제적으로는 이미 한 단계 낮은 데이터 레이트도 현재의 RC상에 정해져 있는 체인을 사용하지 않는 가변 데이터 레이트로 볼 수 있다. 왜냐하면, 다변 데이터 레이트 모드에서의 인터리버의 길이; 즉 크로스페딩 팩터는 최대 전송 레이트의 그것으로 고정되어 있는 상태이기 때문이다.

<47> 하나의 예로써 현재 순방향 채널의 RC4를 생각해 보자. 이때, 1/2 레이트의 터보 부호나 컨벌루션 부호를 사용하게 된다. 그리고 다변 데이터 레이트 모드에서 사용할 수 있는 최대 전송율이 76.8kbps라고 가정하자. 이때, 순방향 RC4에서 사용하는 인터리버의 길이는 3072로 고정된다. 이 모드에서의 다변 데이터 레이트 방법을 고려해보자. 사용가

능한 데이터의 전송율이 {19.2kbps, 38.4kbps, 76.8kbps}의 집합중에서 적절한 값으로 사용되고 있다고 가정하자. 38.4kbps와 19.2kbps의 데이터 전송율은 분명히 RC4 상에서 정의되어 있는 전송율이지만, 문제는 이 RC상에서 이러한 전송율들과 현재의 인터리버의 길이인 3072를 연결해주는 체인이 존재하지 않는다는 것이다. 따라서, 결과적으로 이러한 전송율도 다변 데이터 레이트로 볼 수 있다.

<48> 결과적으로 볼 때, 다변 데이터 레이트 모드에서도 인터리버의 길이가 N으로 고정되어 있고, 현재 전송하고 있는 데이터 전송율이 현재의 RC상에서 정의되어 있지 않는 체인이라면, 상기 설명한 균일 반복 알고리즘을 통하여, 채널 부호화기의 출력열의 길이와 정해진 인터리버의 길이를 맞춰줄 수 있게 된다.

<49> 즉, 가변 데이터 레이트와 다변 데이터 레이트는 같은 맥락으로 생각해야 하는 것이며, 현재 각각의 RC 상에서 이를 지원하기 위한 방법은 도 1과 같은 체인을 통하여 설명할 수 있다.

<50> 그러나, 이와 같은 종래의 가변 데이터 레이트 모드와 다변 데이터 레이트 모드를 지원하기 위한 방법은 기존의 RC의 개념이 가변 데이터 레이트 모드와 다변 데이터 레이트-모드의 개념이 모호하다는 것이다. 상기한 바와 같이 RC의 개념은 채널 부호화기의 코딩율과 스프레딩 팩터 사이의 관계를 규정하는 일종의 정형화된 규칙으로 생각할 수 있다. 그러나 가변 데이터 레이트 모드나 다변 데이터 레이트 모드에서는 이러한 관계가 그 RC 내에서는 정형화된 규칙으로 성립되지 않는다. 즉, 원하는 스프레딩 팩터가 정해지고, 이에 따라 사용하게 될 채널 인터리버의 길이가 정해진 상황에서, 채널 부호화기의 입력열의 길이가 정해지면, 현재의 RC 상에서 사용하고 있는 코딩율에 따라 채널 부호화를 수행하게 되고, 또한 정해진

인터리버의 길이와의 정합을 위하여 코드 심볼에 대한 심볼 반복 과정을 수행하게 된다.

<51> 즉, 이러한 가변 데이터 레이트 모드와, 다변 데이터 레이트 모드에서는 채널 부호화기의 코딩율과 스프레딩 팩터 사이에는 더 이상의 RC 상에서의 정형화된 관계가 의미를 잃게 되는 것이다.

<52> 현재의 방법에서는 상기한 바와 같이 코드 심볼에 대한 반복을 통하여 특정 스프레딩 팩터와의 정합과정이 수행된다.

<53> 여기서 한 가지 주목할 점은 유효 코드 레이트를 인터리버의 길이 N 과 채널 부호기에 입력되는 정보 비트열의 길이 I 의 비($\frac{I}{N}$)로 정의하고, 각각의 RC상에서 정의하고 있는 코드 레이트를 $1/n$ 이라고 가정하는 경우에 가변 데이터 레이트 모드나 다변 데이터 레이트 모드에 있어 RC상에서 정규화되어 있는 체인을 제외한 다른 모든 임의의 데이터 레이트 상에서는 다음의 관계를 가지게 된다는 것이다.

<54> 【수학식 1】

$$\frac{I}{N} < \frac{1}{n}$$

<55> 바꾸어 말하면, 가변 데이터 레이트 모드나 다변 데이터 레이트 모드에서는 유효 코드 레이트가 낮아졌다는 것을 의미하며, 인터리버와의 정합과정을 위하여 사용하는 것이 반복이라는 것이다. 이는 유효 코드 레이트는 줄어들었으나, 실제 코드 레이트는 여전히 RC상에서 규정된 $1/n$ 이라는 것이다.

<56> 따라서, 코딩율의 감소에 따른 코딩 이득의 증가를 통하여 전송 전력 상에서

얻을 수 있는 이득을 잃어버리게 되는 문제점을 현재의 가변 데이터 레이트 모드와 다변 데이터 레이트 모드는 모두 문제점을 가지고 있는 것으로 생각할 수 있다.

<57> 즉, 인터리버의 길이가 어떤 값으로 정해져 있고, 현재 전송하고자 하는 데이터의 전송 레이트가 정해졌다고 하면, 둘 사이의 관계에 따라 최대의 코딩 이득을 낼 수 있는 코딩율을 선택하고, 이후 인터리버의 길이와 채널 인터리버의 길이를 정합시키기 위한 레이트 매칭, 평치링 혹은 데이터 매칭 반복 방식을 수행하는 새로운 전송 체인을 구성할 필요가 있는 것이다.

【발명이 이루고자 하는 기술적 과제】

<58> 따라서, 본 발명의 목적은 이상에서 언급한 종래 기술의 문제점을 감안하여 안출한 것으로서, 정규 데이터 레이트 모드 뿐만 아니라 가변 데이터 레이트 모드와 다변 데이터 레이트 모드에서도 교섭중에 지정된 스프레딩 팩터 혹은 채널 인터리버의 길이가 규정된 채널 환경하에서 유효 코드 레이트를 가능한 낮게 만들 수 있는 차세대 이동통신 시스템에서의 데이터 레이트 매칭 방법을 제공하기 위한 것이다.

<59> 또한, 본 발명의 다른 목적은 상기 정해진 채널 인터리버의 크기와 채널 부호화기의 출력열의 길이를 정합시키는데 있어서 최대의 성능을 줄 수 있는 차세대 이동통신 시스템에서의 데이터 레이트 매칭 방법을 제공하기 위한 것이다.

<60> 이상과 같은 목적을 달성하기 위한 본 발명의 일 특징에 따르면, 소정의 데이터 레이트를 갖는 정보 비트열이 물리 계층에 매핑되도록 인터리빙하는 과정에서, 상기 정보 비트열의 길이와 상기 인터리빙 사이즈의 관계에 따라 서로 다른 코드 레이트로 채널 부호화하는 단계와, 상기 채널 부호화된 비트열을 코드 심볼 단위로 생성하여, 이 코드 심

불 단위들 중 연속하여 출력하는 임의 개수의 코드 심볼 단위들에서 균일 평처링을 수행하거나, 상기 채널 부호화된 비트열을 심볼 반복하여 상기 채널 부호화된 비트열의 길이를 상기 인터리빙 사이즈에 정합시키는 단계를 포함하여 그 특징이 이루어진다.

<61> 바람직하게, 상기 단위 코드 심볼로 출력되는 단계에서 상기 코드 심볼 단위는 상기 코드 레이트의 역수 비트만큼으로 이루지고, 상기 정합시키는 단계에서 상기 균일 평처링은 특정 비트열을 제외한 나머지 비트열들에 대해 연속하여 출력되는 임의 개수의 코드 심볼 단위에서 동시 평처링이 수행되는 것을 특징으로 한다.

<62> 또한, 상기 임의 개수의 코드 심볼 단위들중 각 심볼 단위의 평처링되는 비트의 위치는 특정 비트를 제외한 나머지 비트에서 균일하게 이루어지는 것을 특징으로 한다.

<63> 상기 인터리빙 사이즈 N 과 상기 정보 비트열의 길이 I 에 대하여 상기 N 이 $2I$ 보다 크고 $3I$ 보다 작거나 같은 경우에 상기 코드 레이트의 역수(k_n)는 3을, 상기 N 이 $3I$ 보다 크고 $4I$ 보다 작은 경우에 상기 k_n 은 4를, 상기 N 이 $4I$ 보다 크거나 같고 $5I$ 보다 작은 경우에 상기 k_n 은 5를 갖는데, 상기 k_n 이 3 또는 5인 경우에 상기 임의 개수의 코드 심볼 단위에서 평처링되는 비트수는 2를, 상기 k_n 가 4인 경우에는 상기 임의 개수의 코드 심볼 단위에서 평처링되는 비트수는 2 또는 3 또는 4중 어느 하나인 것을 특징으로 한다.

<64> 또한, 상기 k_n 이 3 또는 5인 경우에 상기 임의 개수의 코드 심볼 단위수는 2이고, 상기 k_n 이 4인 경우에 상기 임의 개수의 코드 심볼 단위수는 2 또는 3의 어느 하나인 것을 특징으로 한다.

<65> 바람직하게, 상기 인터리빙 사이즈가 상기 정보 비트열의 5배값보다 큰 경우에 상기 채널 부호화된 비트열 중 k 번째 심볼을 상기 정보 비트열의 $(k \times \text{채널 부호화된 비트열})$

의 길이)를 인터리빙 사이즈로 나눈 값을 넘지 않는 최대 정수번째 심볼로부터 추정하여

상기 심볼 반복을 수행하는 것을 특징으로 한다.

<66> 또한, 상기 정보 비트열중 테일 비트를 포함하는 코드 심볼 단위들에 대하여 나머

지 코드 심볼 단위들과 다른 균일 평처링을 수행하고, 상기 임의 개수의 코드 심볼 단위

들에 대한 평처링 수행 이후 나머지 코드 심볼 단위들에 대하여 상기 다른 균일 평처링

을 수행하거나, 특정 균일 평처링을 수행하는 것을 특징으로 한다.

【발명의 구성 및 작용】

<67> 각각의 무선 구조내에서 정의되어 있는 채널 부호기에 입력되는 정보 비트열의 길

이를 I라고 하고, 이에 대하여 정의되어 있는 채널 인터리버의 사이즈를 N이라고 하면,

정규 데이터 레이트 모드에서는 I와 N 사이에 1:1의 체인이 형성되어 있다.

<68> 그러나, 가변 데이터 레이트나 다변 데이터 레이트 모드에서는 위의 1:1의 체인 조

건이 만족되지 않는 것으로 생각할 수 있다. 따라서 현재의 RC내에서의 채널 인터리버의

길이 N과 채널 부호기에 입력되는 정보 비트열의 길이 I와의 차이를 연결해주는 새로운

체인을 만들어주어야 한다.

<69> 이하 본 발명의 바람직한 일 실시 예에 따른 구성 및 작용을 첨부된 도면을 참조하

여 설명한다.

<70> 제1 실시예

<71> 제1 실시예에서는 터보 부호에 대한 가변 데이터 레이트나 다변 데이터 레이트용

전송 체인의 일 예를 제안한다.

<72> 도 2는 본 발명에 따른 터보 코드에 따른 가변 데이터 레이트나 다변 데이터 레이

트의 전송 체인을 나타낸 도면이다.

<73> 도 2를 참고하면, 채널 부호기의 입력 정보 비트열은 다음과 같은 과정에 의해 생성된 비트열을 갖는다. 즉, CRC 비트 블록에서는 에러 검출을 위하여 임의의 길이를 가지는 CRC 비트가 채널 비트에 추가된다.(S20) 이때 새로운 RC에서 CRC의 길이를 정하는 방법은 송신단과 수신단 사이의 초기 교섭(negotiation) 단계에서 시그널링될 수 있다.

<74> 상기 채널 비트에 CRC 비트가 추가된 후, 이 비트열에는 테일(tail) 비트 또는 여비(reserved bits)가 추가된다.(S21) 터보 부호의 경우에는 6개의 테일 비트와 2개의 여비(reserved) 비트들이 추가된다.

<75> 이후에 상기 터보 부호를 이용하여 무선 구조상에서 정해진 정규 데이터 레이트의 체인이 아닌 다른 체인을 형성해야 하는 경우에는 $1/k_n$ 레이트의 터보 부호기를 채널 부호기로 사용하여 채널 코딩을 수행한다.(S22)

<76> 그리고 채널 부호기의 출력 L 은 $(k_n \times I)$ 와 채널 인터리버 사이즈 N 사이의 정합을 위하여 레이트 매칭 평처링($5I > N$), 혹은 레이트 매칭 반복($5I < N$)을 사용한다.(S23)

<77> 이때, 상기 k_n 은 터보 코드 레이트의 인버스 값으로 {2,3,4,5}중의 하나의 값으로 정해지며, 이 터보 코드 레이트를 결정하기 위한 방법은 채널 부호기의 정보 입력 비트열의 길이 I 와 채널 인터리버의 사이즈 N 사이의 비에 따라 정해진다.

<78> 상기 터보 코드에 대한 레이트 매칭 반복은 상기 인터리버 사이즈가 $5I$ 보다 큰 경우로서, 기본적으로 에너지 분포의 균일성을 만족하도록 하는 알고리즘이 제안되어야 한다. 따라서, 터보 코드에 대하여 레이트 매칭 반복을 사용하는 경우에는 종래 기술에서 언급하였던 균일 심볼 반복 방법을 사용하는 것이 바람직하다.

<79> 즉, 레이트 매칭 반복을 수행한 이후의 출력 비트열의 k번째 출력 비트는 0부터 N-1까지 증가하는 인덱스 k에 대해 $\lfloor \frac{kL}{N} \rfloor$ 번째 정보 비트열의 비트로부터 추정 가능하다.

<80> 참고로, 상기 도 2에서 5I와 N의 관계에 따라 레이트 매칭 평처링이나 레이트 매칭 반복을 결정하는 이유는 N과 I의 비율에 관계없이 사용할 수 있는 터보 코드의 최저 레이트가 1/5로 정해져 있기 때문이다.

<81> 그러나, 터보 코드에 대한 레이트 매칭 평처링의 경우는 다음 몇 가지 기본적인 가정하에 만들어져야 하므로, 상기 5I가 N보다 작다는 전제하에서도 더 나은 코딩 이득을 위하여 N과 I의 비율에 따라 채널 부호기의 코드 레이트를 정하고, 그에 따른 평처링 패턴의 적용도 달리한다.

<82> 기본적인 가정은 다음의 3가지로 요약된다.

<83> (1) 시스템틱 비트에 대한 평처링은 배제한다.

<84> (2) 두개의 구성 부호기로부터의 패리티 출력열에 대하여 균등한 양의 평처링을 수행한다.

<85> (3) 각각의 구성 부호기로부터의 패리티 출력열의 평처링 패턴은 균일한 특성을 가지도록 설계한다.

<86> 추가적으로, 상기 가정하에서 기본적으로 한 가지 더 생각해야 하는 문제점은 새롭게 제안되는 평처링 알고리즘에 의한 평처링 패턴이 기존의 정규 데이터 레이트에서 사용하는 평처링 패턴과 호환되도록 하는 것이 구현상의 측면에서 바람직하다는 점이다.

<87> 그러므로, 기존의 정규 데이터 레이트에서 정의되어 있는 평처링 패턴과 호환되면서 위의 3가지의 조건을 만족시킬 수 있는 평처링이 이하에서 설명되어질 평처링 패턴에 의해 수행되어지도록 하는 새로운 전송 체인을 제안한다.

<88> 우선 전송한 바와 같이, N 과 I 의 관계에 따라 터보 부호기의 부호율을 결정해야 한다. 물론 기본적으로 터보코드를 사용하는 경우에는 모든 코드 레이트는 $1/5$ 레이트의 터보 코드로부터 평처링을 수행하여 만든 부호로 생각할 수 있으므로, 터보 부호기의 부호율을 기본적으로 $1/5$ 레이트로 고정한 후, 레이트 매칭 평처링 단에서 최종적으로 부호율을 조정하는 방법을 사용하는 것도 가능하다. 그러나 기존의 터보 부호기 내에 이미 평처링 블록이 존재하므로 이를 사용하여 우선적으로 터보 부호기 내부에서 코드율을 N 과 I 의 관계에 따라 적절하게 이에 대하여 레이트 매칭 평처링을 수행할 수도 있다.

<89> 본 발명에서는 우선적으로 N 과 I 의 관계에 따라 우선적으로 터보 부호기 내부의 평처링 블록을 수행하여, 터보 부호기의 출력 부호율을 결정한 후, 이렇게 결정된 부호율을 가지는 채널 부호기의 출력열의 길이와 인터리버의 길이를 정합시키는 방법에 대하여 제안한다.

<90> 만약, 원하는 인터리버 사이즈가 $5I$ 보다 작은 경우 평처링은 다음 표1과 같은 조건 하에서 수행된다.

<91> 【표 1】

패턴 범위	$2I < N \leq 3I$ $k_n=3$		$3I < N < 4I$ $k_n=4$		$4I \leq N < 5I$ $k_n=5$	
	P_0	P_1	P_0	P_1	P_0	P_1
평처링 패턴	110	101	1101	1101	11101	11011
테일 평처링 패턴	101	101	1011	1011	11011	11011

<92> 상기 표 1에서 채널 비트와, CRC 오류 비트와, 테일 비트로 이루어진 정보 비트열(길이 I 를 가짐)이 채널 부호기에 입력되면 각 RC상에서 정해진 정규 데이터 레이트의 체인이 아닌 다른 체인을 형성해야 하는 경우 $1/k_n$ 레이트의 터보 부호기를 채널 부호기로 사용한다. 여기서 상기 k_n 은 터보 부호기의 코드 레이트의 역수이다.

<93> 그리고 상기 터보 부호기의 정보 비트열의 길이 I 와 N 과의 관계가 다음 세 가지로 나누어지는 경우에 각각의 펄칭 패턴을 달리한다.

<94> 우선, 상기 인터리버 사이즈 N 이 $2I$ 보다 크고, $3I$ 보다 작거나 같은 경우에 상기 k_n 은 3의 값을 갖는다. 또는 상기 인터리버 사이즈 N 이 $3I$ 보다 크고, $4I$ 보다 작은 경우에 상기 k_n 은 4의 값을 갖는다. 또는 상기 인터리버 사이즈 N 이 $4I$ 보다 크거나 같고, $5I$ 보다 작은 경우에 상기 k_n 은 5의 값을 갖는다.

<95> 그러므로, 상기 $1/k_n$ 레이트의 터보 부호기에 의해 채널 코딩되어 출력된 출력 비트열에서 출력되는 하나의 정보 비트와 이 정보 비트에 순차적으로 출력되는 (k_n-1) 개의 패리티 비트들과 함께 하나의 단위 심볼 그룹으로 형성되고, 이 각각의 단위 심볼 그룹들은 전체 I 개가 형성된다.

<96> 예를 들어, 상기 k_n 이 3의 값을 갖는 경우에 상기 단위 심볼 그룹은 하나의 정보 비트와, 터보 부호기에 구성된 제1 구성 부호기(constituent)와 제2 구성 부호기로부터 부가된 2개의 패리티 비트들로 이루어진 하나의 단위 심볼 그룹을 형성한다. 즉, k_n 개의 비트들로 이루어진 단위 심볼 그룹으로 형성된다.

<97> 따라서, 상기 단위 심볼 그룹들은 0부터 $I-1$ 까지 증가하는 인덱스가 부여되고, 이 인덱스의 짝수 또는 홀수값에 따라 다시 짝수 그룹과 홀수 그룹으로 나뉜다. 이하 상기

짝수 그룹 또는 홀수 그룹은 복합 코드 블록으로 총칭된다.

<98>

상기 복합 코드 블록 각각은 $\lfloor \frac{I}{2} \rfloor = J$ 개의 단위 심볼 그룹을 포함하며, 또한 0 부터 J-1까지 증가하는 인덱스 j에 대해 짝수 그룹내에서 2j번째를, 홀수 그룹내에서 2j+1번째의 인덱스를 갖는 단위 코드 심볼들을 포함한다.

<99>

여기서 상기 채널 부호기의 출력 비트열의 길이 L이 홀수인 경우에 I-1번째 단위 심볼 코드 그룹은 상기 표1과 같이 테일 평처링 패턴에 의해 그 평처링이 수행된다.

<100>

상기 $\lfloor \frac{I}{2} \rfloor$ 은 I를 2로 나눈 값을 넘지 않는 최대 정수를 나타낸다.

<101>

상기 $1/k_n$ 레이트 터보 부호기의 출력 비트열의 길이 L은 $k_n \times I$ 의 값을 가지므로, 상기 짝수 그룹과 홀수 그룹 각각에서 평처링되어져 할 비트수 K는 $\lfloor \frac{L-N}{2} \rfloor$ 에 의해 산출된다.

<102>

본 발명에서는 상기 전제한 바와 같이 평처링이 전체 채널 부호기의 출력 비트열에 대하여 균일하게 이루어지고, 상기 채널 부호기의 입력 정보 비트에 해당하는 각 단위 심볼 그룹내에서의 첫 번째 비트에 대해서는 평처링이 이루어지지 않도록 하기 위하여 상기 표1에서와 같이 정규 데이터 레이트에서 이용되는 평처링 패턴을 이용한다. 다만, 상기 인터리버 사이즈 N이 3I보다 크고, 4I보다 작은 경우에는 정규 데이터 레이트의 변형된 평처링 패턴을 이용하도록 한다.

<103>

특히, 상기 채널 부호기의 출력 비트열에 대한 균일 평처링이 이루어지도록 하기 위하여 상기 짝수 그룹과 홀수 그룹 각각에서 평처링이 활성화되는 단위 심볼 그룹은 이하 수학적 2를 만족하는 인덱스 j를 갖는 단위 심볼 그룹에 평처링이 이루어지도록

한다.

<104> 【수학식 2】

$$(j \times K) \bmod J < K$$

<105> 상기 수학식 2는 상기 각각의 복합 코드 블록(제1 실시예의 짝수 그룹과 홀수 그룹)에서 평처링 되어야 할 비트수 K개가 J개의 단위 코드 심볼 그룹내에서 균일하게 평처링이 이루어지도록 하는 j를 추정한다. 또한, 상기 수학식 2는 이후 설명될 제2 실시예에서 특정 k_n 에 대한 u 개의 복합 코드 블록들에 대해서도 같은 원리에 의하여 j를 추정한다.

<106> 상기 제1 실시예에 따른 평처링 과정을 다음 도3과 도4의 예를 들어 자세히 설명하기로 한다.

<107> 도 3은 본 발명에 따른 터보 코드에 따른 가변 데이터 레이트나 다변 데이터 레이트의 전송 체인에 따른 평처링 과정의 일 예를 나타낸 도면이다.

<108> 도 4는 본 발명에 따른 터보 코드에 따른 가변 데이터 레이트나 다변 데이터 레이트의 전송 체인에 따른 평처링 과정의 다른 예를 나타낸 도면이다.

<109> 도 3 내지 도 4를 참고하면, 상기 수학식 2를 만족하는 평처링 활성화 단위 심볼 그룹은 도 3에 도시된 바와 같이 짝수 그룹과 홀수 그룹 각각에서 $2j$ 번째와 $2j+1$ 번째의 인덱스를 갖는 단위 심볼 그룹을 페어 관계로 정의할 경우에 이 페어 관계를 갖는 단위 심볼 그룹들에 평처링이 동시에 이루어지도록 한다. 상기 도 3에서 빗금친 부분은 상기 수학식 2를 만족하는 j에 대해 $2j$ 또는 $2j+1$ 의 인덱스를 갖는 단위 심볼 그룹에서 평처링이 활성화됨을 나타낸다.

<110> 단, 상기 페어 관계의 단위 심볼 그룹들은 평처링되는 비트가 다르게 배치되므로써 균일한 평처링이 이루어지도록 한다.

<111> 특히, 상기 도4에 도시된 바와 같이 상기 채널 부호기로부터 출력되는 출력 비트열의 길이가 홀수인 경우에는 짝수 그룹이 홀수 그룹보다 하나의 단위 심볼 그룹을 더 포함하고, 이 단위 심볼 그룹에 대해서는 평처링이 반드시 활성화된다.

<112> 본 발명의 제1 실시예에서는 인터리버 사이즈 N 과 채널 부호기의 정보 비트열의 길이 I 의 관계에 따라서 우선적으로 터보 부호기의 레이트의 역수(k_n)가 정해진다.

<113> 다음으로 우리가 기본적으로 사용하게 될 평처링 패턴을 정의한다. 이 평처링 패턴은 기존의 정규 데이터 레이트에서 사용하는 평처링 패턴을 기반으로 하여 만들어진 패턴이다. 이 패턴을 기반으로 하여 단위 심볼 그룹 단위로 평처링을 활성화시키거나 비활성화시킴으로써, 기본적으로 기존의 정규 데이터 레이트의 평처링 패턴과 호환되어질 수 있다. 이때, 짝수 그룹과 홀수 그룹 각각에서 서로 다른 평처링 패턴에 의해 평처링을 수행하는 $2j$ 와 $2j+1$ 번째 단위 심볼 그룹 페어는 전체 평처링 패턴을 구성하는 각각의 작은 평처링 패턴 단위의 의미를 갖는다.

<114> 또한, 상기 평처링이 활성화된 단위 심볼 그룹 페어는 채널 부호기를 구성하는 각 구성 부호기의 패리티 비트들에 대한 균등 평처링 조건을 만족한다.

<115> 제2 실시예

<116> 제2 실시예에서는 터보 부호에 대한 가변 데이터 레이트나 다변 데이터 레이트용 전송 체인의 다른 예를 제안한다.

<117>

【표 2】

패턴 범위	$2I < N \leq 3I$ $k_n=3, p=2, u=2$		$3I < N < 4I$ $k_n=4, p=4, u=3$			$4I \leq N < 5I$ $k_n=5, p=2, u=2$	
	P_0	P_1	P_0	P_1	P_2	P_0	P_1
평처링 패턴	110	101	1101	1101	1010	11101	11011
테일 평처링 패턴	101	101	1011	1011	1010	11011	11011

<118> 상기 표 2에서 채널 비트와, CRC 오류 비트와, 테일 비트로 이루어진 정보 비트열(길이 I 를 가짐)이 채널 부호기에 입력되면 각 RC상에서 정해진 정규 데이터 레이트의 채널 인이 아닌 다른 채널을 형성해야 하는 경우 $1/k_n$ 레이트의 터보 부호기를 채널 부호기로 사용한다. 여기서 상기 k_n 은 터보 부호기의 코드 레이트의 역수이다.

<119> 그리고 상기 터보 부호기의 정보 비트열의 길이 I 와 N 과의 관계가 다음 세 가지로 나뉘어지는 경우에 각각의 평처링 패턴을 달리한다.

<120> 우선, 상기 인터리버 사이즈 N 이 $2I$ 보다 크고, $3I$ 보다 작거나 같은 경우에 상기 k_n 은 3의 값을 갖는다. 또는 상기 인터리버 사이즈 N 이 $3I$ 보다 크고, $4I$ 보다 작거나 같은 경우에 상기 k_n 은 4의 값을 갖는다. 또는 상기 인터리버 사이즈 N 이 $4I$ 보다 크고, $5I$ 보다 작은 경우에 상기 k_n 은 5의 값을 갖는다.

<121> 또한, 상기 채널 부호기의 출력 비트열에서 순차적으로 출력되는 하나의 정보 비트와 (k_n-1) 개의 패리티 비트들로 구성되는 단위 심볼 그룹들(0부터 $I-1$ 까지의 인덱스를 갖는다)에 대해, 상기 k_n 이 3 또는 5인 경우에 짝수 인덱스를 갖는 단위 심볼 그룹은 짝수 그룹으로, 홀수 인덱스를 갖는 단위 심볼 그룹은 홀수 그룹으로 분리된다. 또한, k_n 이 3 또는 5인 경우에 단위 심볼 그룹들로부터 형성되는 또 다른 복합 심볼 그룹수를 나타내는 변수 u 는 2의 값을 갖는다.

<122> 그러나, 상기 k_n 이 4인 경우에는 상기 u 가 3의 값을 갖는다. 즉, 상기 1/4 레이트의 채널 부호기로부터 출력된 출력 비트열은 하나의 정보 비트와 3개의 패리티 비트들로 구성되는 단위 심볼 그룹들에 대해 그 인덱스를 3으로 나눈 나머지가 0 또는 1 또는 2의 값을 갖는 단위 코드 심볼들끼리 3개의 복합 심볼 그룹들로 형성된다.

<123> 상기 단위 심볼 그룹들은 특정 k_n 에 대해 전체 I 개가 형성되고, 상기 단위 코드 심볼들로부터 다시 형성되는 u 개의 복합 심볼 그룹들은 특정 k_n 으로부터 형성되는 단위 코드 심볼들중에서, $\lfloor \frac{I}{u} \rfloor = J$ 개의 단위 코드 심볼들을 포함한다. 상기 특정 k_n 에 대해 형성되는 u 개의 복합 심볼 그룹들은 0부터 $J-1$ 까지 증가하는 인덱스 j 에 대해 uj 에서 $u(j+1)-1$ 까지의 인덱스를 갖는 단위 코드 심볼들을 포함한다.

<124> 상기 $\lfloor \frac{I}{u} \rfloor$ '은 I 를 u 로 나눈 값을 넘지 않는 최대 정수를 나타낸다.

<125> 제1 실시예와 마찬가지로, 상기 채널 부호기의 출력 비트열의 길이 L 이 홀수인 경우에 특정 k_n 에 대하여 형성되는 u 개의 복합 심볼 그룹들중의 $I-1$ 번째 단위 코드 그룹은 표2에서와 같이 테일 평처링 패턴에 의해 그 평처링이 수행된다.

<126> 상기 특정 k_n 으로부터 형성된 u 개의 복합 심볼 그룹들에서 인덱스 uj 에서 $u(j+1)-1$ 의 값을 갖는 단위 코드 심볼 그룹들은, 이 j 가 상기 수학식 1을 만족하는 경우에, 동시에 평처링이 수행되는 페어 관계를 갖는다.

<127> 단, 상기 페어 관계의 단위 코드 심볼들은 상기 표2와 같이 같은 k_n 에 대해 서로 다른 평처링 패턴으로 그 동작이 수행된다. 또한, 상기 k_n 이 4인 경우에 제1 실시예에서와는 달리 복합 심볼 그룹이 3개의 그룹으로 형성되고, 활성화된 페어 관계의 활성화된

단위 코드 심볼들에서 평처링되는 비트수(p)는 4의 값을 갖는다. 이는 상기 페어 관계에 의해서 평처링되는 작은 단위의 평처링이 정규 데이터 레이트의 평처링 패턴을 지원하도록 하기 위해서이다. 상기 k_n 이 3 또는 5인 경우에 상기 페어 관계의 활성화된 단위 코드 심볼들에서 평처링되는 비트수(p)는 2의 값을 갖는다.

<128> 그러므로, 상기 특정 k_n 에 대해 형성된 복합 심볼 그룹들에서 평처링되는 비트수 (K) 는 $\lfloor \frac{L-N}{P} \rfloor$ 에 의해서 산출될 수 있다.

<129> 제1 실시예에서와 마찬가지로 제2 실시예에서도 상기 전제된 바와 같이 정보 비트에 대한 평처링을 배제하기 위하여 상기 표2와 같이 제1 비트에 대한 평처링은 수행되지 않도록 한다. 또한, 전체 출력 비트열에 대한 균일 평처링을 수행하기 위하여 상기 수학적 식 2를 만족하는 j 에 대하여 평처링이 수행되도록 한다.

<130> 결론적으로, 상기 표 2를 이용한 평처링 알고리즘과 표1을 이용한 평처링 알고리즘의 차이점은, 후자의 평처링 알고리즘은 단위 코드 심볼들을 짝수번째 그룹과 홀수번째 그룹으로 나눈 반면, 전자의 평처링 알고리즘은 하나의 전체 평처링 패턴을 구성하는 단위 평처링 패턴의 개수로 나눈다는 점이다. 예를 들어, 인터리버 사이즈 N 이 3I보다 크고 4I보다 작거나 같은 경우에 채널 부호기의 전체 출력 비트열을 하나의 정보 비트와 이 정보 비트에 순차적으로 출력되는 3개의 패리티 비트들을 하나의 단위 코드 그룹으로 나누고, 다시 이 단위 코드 그룹을 3개의 복합 심볼 그룹으로 나누어 이 복합 심볼 단위로 표2의 평처링 패턴을 적용하는 것이다.

<131> 제3 실시예

<132> 제3 실시예에서는 터보 부호에 대한 가변 데이터 레이트나 다변 데이터 레이트용

전송 체인의 다른 예를 제안한다.

<133> 【표 3】

패턴	범위	2I < N ≤ 3I k _n =3, p=2, u=2		3I < N < 4I k _n =4, p=3, u=3			4I ≤ N < 5I k _n =5, p=2, u=2	
		P ₀	P ₁	P ₀	P ₁	P ₂	P ₀	P ₁
평처링 패턴		110	101	1101	1110	1011	11101	11011
테일 평처링 패턴		101	101	1011	1011	1011	11011	11011

<134> 상기 표 2에서 채널 비트와, CRC 오류 비트와, 테일 비트로 이루어진 정보 비트열(길이 I를 가짐)이 채널 부호기에 입력되면 각 RC상에서 정해진 정규 데이터 레이트의 체인이 아닌 다른 체인을 형성해야 하는 경우 1/k_n 레이트의 터보 부호기를 채널 부호기로 사용한다. 여기서 상기 k_n은 터보 부호기의 코드 레이트의 역수이다.

<135> 그리고 상기 터보 부호기의 정보 비트열의 길이 I와 N과의 관계가 다음 세 가지로 나뉘어지는 경우에 각각의 평처링 패턴을 달리한다.

<136> 우선, 상기 인터리버 사이즈 N이 2I보다 크고, 3I보다 작거나 같은 경우에 상기 k_n은 3의 값을 갖는다. 또는 상기 인터리버 사이즈 N이 3I보다 크고, 4I보다 작거나 같은 경우에 상기 k_n은 4의 값을 갖는다. 또는 상기 인터리버 사이즈 N이 4I보다 크고, 5I보다 작은 경우에 상기 k_n은 5의 값을 갖는다.

<137> 또한, 상기 채널 부호기의 출력 비트열에서 순차적으로 출력되는 하나의 정보 비트와 (k_n-1)개의 패리티 비트들로 구성되는 단위 심볼 그룹들(0부터 I-1까지의 인덱스를 갖는다)에 대해, 상기 k_n이 3 또는 5인 경우에 짝수 인덱스를 갖는 단위 심볼 그룹은 짝수 그룹으로, 홀수 인덱스를 갖는 단위 심볼 그룹은 홀수 그룹으로 분리된다. 또한, k_n이 3 또는 5인 경우에 단위 심볼 그룹들로부터 형성되는 또 다른 복합 심볼 그룹수를

나타내는 변수 u 는 2의 값을 갖는다.

<138> 그러나, 상기 k_n 이 4인 경우에는 상기 u 가 3의 값을 갖는다. 즉, 상기 1/4 레이트의 채널 부호기로부터 출력된 출력 비트열은 하나의 정보 비트와 3개의 패리티 비트들로 구성되는 단위 심볼 그룹들에 대해 그 인덱스를 3으로 나눈 나머지가 0-또는 1-또는 2의 값을 갖는 단위 코드 심볼들끼리 3개의 복합 심볼 그룹들로 형성된다.

<139> 상기 단위 심볼 그룹들은 특정 k_n 에 대해 전체 I 개가 형성되고, 상기 단위 코드 심볼들로부터 다시 형성되는 u 개의 복합 심볼 그룹들은 특정 k_n 으로부터 형성되는 단위 코드 심볼들중에서 ' $\lfloor \frac{I}{u} \rfloor$ '= J '개의 단위 코드 심볼들을 포함한다. 상기 특정 k_n 에 대해 형성되는 u 개의 복합 심볼 그룹들은 0부터 $J-1$ 까지 증가하는 인덱스 j 에 대해 uj 에서 ' $u(j+1)-1$ '까지의 인덱스를 갖는 단위 코드 심볼들을 포함한다.

<140> 상기 ' $\lfloor \frac{I}{u} \rfloor$ '은 I 를 u 로 나눈 값을 넘지 않는 최대 정수를 나타낸다.

<141> 제2 실시예와 다른점은 상기 채널 부호기의 출력 비트열의 길이 L 과 u 의 관계에 따라 마지막 $(L \bmod u)$ 개만큼의 단위 심볼 그룹들에 대하여 표3과 같은 테일 평처링 패턴을 적용하여 평처링을 수행해야 한다는 점이다.

<142> 제4 실시예

<143> 제4 실시예에서는 터보 부호에 대한 가변 데이터 레이트나 다변 데이터 레이트용 전송 체인의 또 다른 예를 제안한다.

<144>

【표 4】

패턴 범위	2I < N ≤ 3I k _n =3, p=2, u=2		3I < N < 4I k _n =4, p=3, u=3			4I ≤ N < 5I k _n =5, p=2, u=2	
	P ₀	P ₁	P ₀	P ₁	P ₂	P ₀	P ₁
평처링 패턴	110	101	1101	1111	1010	11101	11011
테일 평처링 패턴	101	101	1011	1111	1010	11011	11011

<145> 실시예 3과 실시예 4의 차이점은 인터리버 사이즈 N이 3I보다 크고 4I보다 작은 경우의 평처링 패턴이다. 이러한 평처링 패턴을 통하여 평처링을 수행하는 경우, 나머지 부분은 실시예 3과 같은 알고리즘을 사용할 수 있다. 그러나 L이 3의 배수가 아닌 경우에는 약간은 다른 방법을 사용하여 추가적인 평처링을 수행해야 한다. 즉 L이 3의 배수가 아닌 경우에는 마지막 (L mod u) 만큼의 코드 심볼 그룹에 대하여 추가적인 평처링을 수행해야 하며, 이 경우 사용하는 평처링 패턴은 코드 심볼 그룹의 인덱스와 관계없이 P₀가 되어야 한다.

<146> 물론 상기 제안된 단위 코드 심볼 단위의 평처링 패턴의 활성화 기법은 터보 부호기를 항상 1/5로 고정하여 사용하는 경우에도 적용할 수 있다. 이때 평처링 패턴을 정의함에 있어서, 기존의 터보 부호기의 내부에 정의되어 있는 평처링 패턴을 포함할 수 있도록 정의해야 한다.

【발명의 효과】

<147> 이상의 설명에서와 같이 본 발명은 평처링 패턴이 기존의 정규 데이터 레이트에서 사용하고 있는 평처링 패턴과 호환되므로 구현상의 잇점이 있다.

<148> 또한, 현재의 3GPP2 시스템에서 가변 데이터 레이트나 보조 채널에 대한 가변 데이터 레이트 모드 혹은 상기 두 개가 모두 지원되는 경우, 심볼 반복에 의한 시간 다이버

시티 이득 이외에도 실제적인 코드율의 감소로 인한 코딩 이득을 얻을 수 있으며, 이로 인하여 요구되는 전송 전력을 낮출 수 있다.

—<149> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술 사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다.

<150> 따라서, 본 발명의 기술적 범위는 실시예에 기재된 내용으로 한정하는 것이 아니라 특허 청구 범위에 의해서 정해져야 한다.

【특허청구범위】

【청구항 1】

소정의 데이터 레이트를 갖는 정보 비트열이 물리 계층에 매핑되도록 인터리빙하는 과정에서,

상기 정보 비트열의 길이와 상기 인터리빙 사이즈의 관계에 따라 서로 다른 코드 레이트로 채널 부호화하는 단계와;

상기 채널 부호화된 비트열을 코드 심볼 단위로 생성하여, 이 코드 심볼 단위들 중 연속하여 출력하는 임의 개수의 코드 심볼 단위들에서 균일 평처리를 수행거나, 상기 채널 부호화된 비트열을 심볼 반복하여 상기 채널 부호화된 비트열의 길이를 상기 인터리빙 사이즈에 정합시키는 단계를 포함하여 이루어지는 것을 특징으로 하는 차세대 이동통신 시스템에서의 레이트 매칭 방법.

【청구항 2】

제1 항에 있어서, 상기 단위 코드 심볼로 출력되는 단계에서

상기 코드 심볼 단위는 상기 코드 레이트의 역수 배만큼 이루어지는 것을 특징으로 하는 차세대 이동통신 시스템에서의 레이트 매칭 방법.

【청구항 3】

제1 항에 있어서, 상기 정합시키는 단계에서

상기 균일 평처리는 특정 비트열을 제외한 나머지 비트열들에 대해 연속하여 출력되는 임의 개수의 코드 심볼 단위에서 동시 평처리가 수행되는 것을 특징으로 하는 차세대 이동통신 시스템에서의 레이트 매칭 방법.

【청구항 4】

제3 항에 있어서, 상기 임의 개수의 코드 심볼 단위들중 각 심볼 단위의 펼쳐링되는 비트의 위치는 특정 비트를 제외한 나머지 비트에서 균일하게 이루어지는 것을 특징으로 하는 차세대 이동통신 시스템에서의 레이트 매칭 방법.

【청구항 5】

제1 항에 있어서, 상기 인터리링 사이즈 N 과 상기 정보 비트열의 길이 I 에 대하여, 상기 N 이 $2I$ 보다 크고 $3I$ 보다 작거나 같은 경우에 상기 코드 레이트의 역수(k_n)는 3을, 상기 N 이 $3I$ 보다 크고 $4I$ 보다 작은 경우에 상기 k_n 은 4를, 상기 N 이 $4I$ 보다 크거나 같고 $5I$ 보다 작은 경우에 상기 k_n 은 5를 갖는 것을 특징으로 하는 차세대 이동통신 시스템에서의 레이트 매칭 방법.

【청구항 6】

제5 항에 있어서, 상기 k_n 이 3 또는 5인 경우에 상기 임의 개수의 코드 심볼 단위에서 펼쳐링되는 비트수는 2를, 상기 k_n 이 4인 경우에는 상기 임의 개수의 코드 심볼 단위에서 펼쳐링되는 비트수는 2 또는 3 또는 4중 어느 하나인 것을 특징으로 하는 차세대 이동통신 시스템에서의 레이트 매칭 방법.

【청구항 7】

제5 항에 있어서, 상기 k_n 이 3 또는 5인 경우에 상기 임의 개수의 코드 심볼 단위수는 2이고, 상기 k_n 이 4인 경우에 상기 임의 개수의 코드 심볼 단위수는 2 또는 3의 어느 하나인 것을 특징으로 하는 차세대 이동통신 시스템에서의 레이트 매칭 방법.

【청구항 8】

제1 항에 있어서, 상기 인터리빙 사이즈가 상기 정보 비트열의 5배값보다 큰 경우에 상기 채널 부호화된 비트열 중 k 번째 심볼을 상기 정보 비트열의 $(k \times \text{채널 부호화된 비트열의 길이})$ 를 인터리빙 사이즈로 나눈 값을 넘지 않는 최대-정수-번째-심볼로부터 추정하여 상기 심볼 반복을 수행하는 것을 특징으로 하는 차세대 이동통신 시스템에서의 레이트 매칭 방법.

【청구항 9】

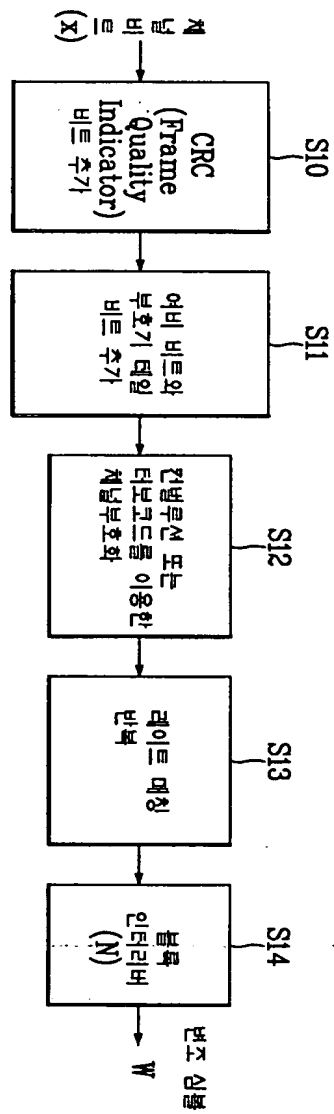
제1 항에 있어서, 상기 정보 비트열중 테일 비트를 포함하는 코드 심볼 단위들에 대하여 나머지 코드 심볼 단위들과 다른 균일 평처링을 수행하는 것을 특징으로 하는 차세대 이동통신 시스템에서의 레이트 매칭 방법.

【청구항 10】

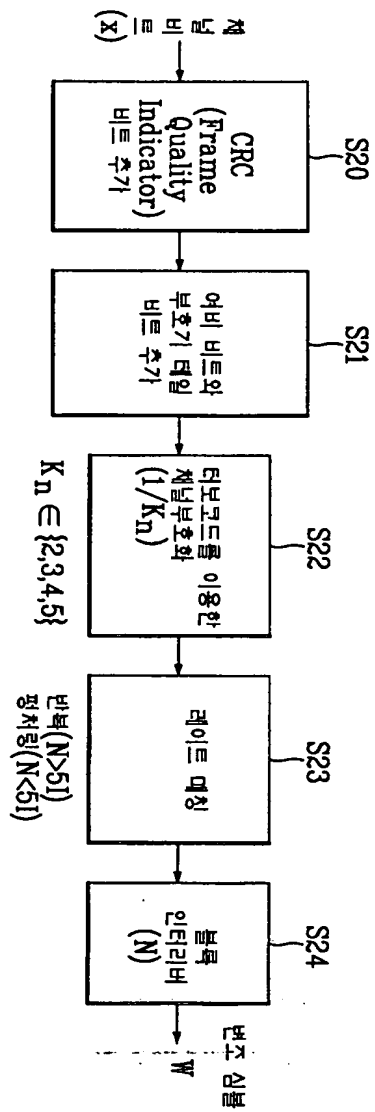
제9 항에 있어서, 상기 임의 개수의 코드 심볼 단위들에 대한 평처링 수행 이후 나머지 코드 심볼 단위들에 대하여 상기 다른 균일 평처링을 수행하거나, 특정 균일 평처링을 수행하는 것을 특징으로 하는 차세대 이동통신 시스템에서의 레이트 매칭 방법.

【도면】

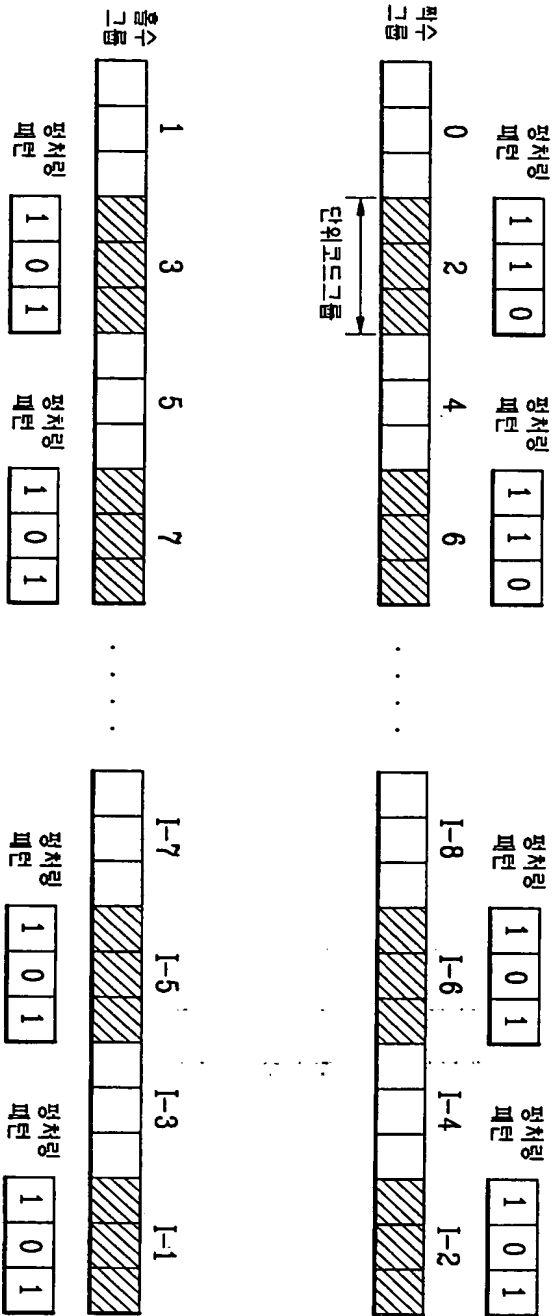
【도 1】



【도 2】



【표 3】



【도 4】

